This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images, please do not report the images to the Image Problem Mailbox.

© EPODOC / EPO

PN - JP2001051645 A 20010223
PD - 2001-02-23
PR - JP20000127572 20000427; JP19990157571 19990604
OPD - 1999-06-04
TI - PICTURE DISPLAY DEVICE
IN - YOSHINO AKIO
PA - VICTOR COMPANY OF JAPAN
IC - G09G3/22 ; G09G3/20 ; H04N5/68

© WPI / DERWENT

TI - Image display device e.g. electron beam flat display, has constant current source controller controlling flow of current between high pressure power supply to display panel based on detected current flow
PR - JP19990157571 19990604
PN - JP2001051645 A 20010223 DW200127 G09G3/22 011pp
PA - (VICO) VICTOR CO OF JAPAN
IC - G09G3/20 ;G09G3/22 ;H04N5/68

AB - JP2001051645 NOVELTY - A current detector (81) detects the flow of current (Ia) from high pressure power supply circuit (8) to display panel (6). The current (Ia) is then converted into voltage (Vb) by an I-V converter (9). Based on the voltage (Vb), the current flow between the power supply circuit and display panel, is controlled by the constant current source controller (41).
- USE - Image display device e.g. electron beam flat display.
- ADVANTAGE - Brightness is limited depending on mean video level, therefore high quality image is displayed.
- DESCRIPTION OF DRAWING(S) - The figure shows the block diagram of image display device. (The figure includes non-English language text).
- Display panel 6
- High pressure power supply circuit8
- Converter 9
- Constant current source controller 41
- Current detector 81
- (Dwg.1/17)

OPD - 1999-06-04
AN - 2001-261967 [27]

© PAJ / JPO

PN - JP2001051645 A 20010223

PD - 2001-02-23

AP - JP20000127572 20000427

IN - YOSHINO AKIO

PA - VICTOR CO OF JAPAN LTD

TI - PICTURE DISPLAY DEVICE

AB - PROBLEM TO BE SOLVED: To obtain a picture display device capable of limiting luminance in accordance with an average video level without lowering the gradation.

- SOLUTION: A display panel6 has an electron generating part in which electron emitting elements are arranged in a matrix shape. A pulse width modulation circuit4 has a constant current control circuit 41 and drives the display panel 6. A high-voltage power source circuit 8 supplies a high voltage to the panel 6. A current detecting circuit 81 detects the value of a current Ia flowing from the circuit 8 to the panel 6. The current Ia is converted into a voltage Vb by an I-V conversion circuit9 to be inputted to the circuit41. Then, values of constant currents to be supplied from the circuit41 to electron emitting elements of the panel5 are controlled in accordance with this voltage Vb.

I - G09G3/22 ;G09G3/20 ;H04N5/68

JP2001-051645

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the image display device equipped with the display panel which has the electronic generating section which has arranged the electron emission component in the shape of a matrix, the drive circuit which has a constant current source control circuit and drives said display panel, and the high voltage power supply circuit which supplies high pressure to said display panel The current detector which detects the current value which flows from said high voltage power supply circuit to said display panel, The image display device characterized by having and constituting a means to control the value of the constant current supplied to the electron emission component of said display panel from said constant current source control circuit according to the current value detected by said current detector.

[Claim 2] In the image display device equipped with the display panel which has the electronic generating section which has arranged the electron emission component in the shape of a matrix, the drive circuit which has a source control circuit of a constant voltage, and drives said display panel, and the high voltage power supply circuit which supplies high pressure to said display panel The current detector which detects the current value which flows from said high voltage power supply circuit to said display panel, The image display device characterized by having and constituting a means to control the value of the constant voltage supplied to the electron emission component of said display panel from said source control circuit of a constant voltage according to the current value detected by said current detector.

[Claim 3] The image display device according to claim 1 characterized by establishing and constituting a means to set the current ratio of the constant current in R and G which are supplied to said drive circuit, and B signal as arbitration, in said constant current source control circuit.

[Claim 4] The image display device according to claim 2 characterized by establishing and constituting a means to set the voltage ratio of the constant voltage in R and G which are supplied to said drive circuit, and B signal as arbitration, in said source control circuit of a constant voltage.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any
damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]
[0001]
[Field of the Invention] This invention relates to the image display device of the matrix mold which has arranged the electron emission component in the shape of a matrix.
[0002]
[Description of the Prior Art] The electron ray flat display attracts attention as a big screen flat display in recent years. An electron ray flat display has the electronic generating section which has arranged two or more electron emission components in the shape of a matrix. There are a hot cathode component and a cold cathode component as electron emission component which constitutes the electronic generating section. The example of representation of a hot cathode component is a cathode-ray tube (CRT). A cold cathode component is an electron emission component to which impress an electrical potential difference to the electrode of a pair, and an electron is made to emit. A field emission mold component, a metal, an insulating layer and a metal mold emission component, a surface conduction mold emission component, etc. are in this.
[0003] Drawing 10 is drawing showing the example of a voltage-current property at the time of using a surface conduction mold emission component as an electron emission component suitable for Pulse-Amplitude-Modulation(Pulse Amplitude Modulation)-driving and PWM (Pulse Density Modulation) driving with passive-matrix wiring. Drawing 11 is an example of the electronic generating section which has arranged two or more electron emission components in the shape of a matrix. What is necessary is to impress the selection electrical potential difference Vs (for example, -7V) to the line wiring y2, and just to impress the selection electrical potential difference Vd (for example, 7V) to the train wiring x4, in order to make a current pass and emit light for the component of the intersection of the train wiring x4 and the line wiring y2 in drawing 11 . The component current If shown in drawing 10 is a current which flows between yx4-2, and the emission current Ie is a current which flows to the high voltage power supply Va which a part of component current If mentions later. An electrical potential difference Vth is a threshold electrical potential difference on which the component current If and the emission current Ie flow from an electron emission component.
[0004] Some currents of the component current If are pulled out by the high pressure by the high voltage power supply Va, turn into the emission current Ie, and collide and emit light to a fluorescent substance. As shown in drawing 10 , the emission current Ie is remarkably small compared with the component current If, and the ratio is fixed. Since the emission current Ie changes depending on the electrical potential difference Vf (=Vs+Vd) impressed to a component, it can control the emission current Ie by the electrical potential difference Vf.
[0005] Drawing 12 is the block diagram showing an example of the conventional image display device, and shows what used the cold cathode component of simple matrix wiring for the electronic generating section. In drawing 12 , the video signal which consists of R, G, and a B signal is inputted into a digital disposal circuit 1. A digital disposal circuit 1 performs a reverse gamma correction to the inputted video signal, or detects APL (average picture level) and controls the gain of a video signal. The output of a

digital disposal circuit 1 is inputted into the data rearrangement circuit 2. The data rearrangement circuit 2 is equipped with the sample hold circuit (S/H circuit) 21 and a multiplexer 22. The S/H circuit 21 carries out sample hold of R, G, and the B signal, and a multiplexer 22 changes and outputs R, G, and B signal to the sequence corresponding to the list of R, G, and B in a display panel 6.

[0006] The output of the data rearrangement circuit 2 is inputted into the S/P conversion circuit 3. The S/P conversion circuit 3 is equipped with a shift register 31 and a latch circuit 32, and changes and outputs a serial video signal to the parallel video signal of a horizontal scanning period. The output of the S/P conversion circuit 3 is inputted into the Pulse-Density-Modulation circuit 4. The pulse-width-modulation circuit 4 generates the drive pulse which expresses the brightness of a video signal with pulse length, and supplies it to the train wiring terminals Cx1-Cxm of a display panel 6. A scanning circuit 5 supplies the sequential selection electrical potential difference Vs to the line wiring terminals Cy1-Cyn of a display panel 6. A display panel 6 uses a cold cathode component for the electronic generating section. The high voltage power supply circuit 8 supplies a high voltage power supply Va to a display panel 6. A high voltage power supply Va is for accelerating the electron generated in the electronic generating section.

[0007] The synchronizing signals Hsync and Vsync level and perpendicular to the timing generating circuit 7 are inputted. The timing generating circuit 7 generates various kinds of timing signals based on these synchronizing signals Hsync and Vsync, and supplies them to each part of a circuit of a digital disposal circuit 1 - a scanning circuit 5. A two-dimensional image is displayed on a display panel 6 as mentioned above. In addition, a Pulse-Amplitude-Modulation circuit, then this image display device serve as a Pulse-Amplitude-Modulation drive in the Pulse-Density-Modulation circuit 4. The Pulse-Density-Modulation circuit 4 (or Pulse-Amplitude-Modulation circuit) and a scanning circuit 5 operate as drive circuits which drive a display panel 6.

[0008] Here, the concrete configuration and actuation of the Pulse-Density-Modulation circuit 4 using a constant current source are explained using drawing 13 and drawing 14 . As shown in drawing 13 , the Pulse-Density-Modulation circuit 4 is equipped with the pulse generating circuit 40 prepared corresponding to the train wiring terminal Cx1 - each Cxm. A pulse generating circuit 40 consists of the PWM counter 401, a constant current source 402, and a switch 403. Clock CLK and image data are inputted into the PWM counter 401, and the PWM counter 401 counts Clock CLK by the data value of image data to it. The PWM counter 401 turns on the switch 403 connected to the constant current source 402 only for the part of the counted value.

[0009] As shown in drawing 14 , it considers as under a scan of q lines. The image data of p train of q lines are set to xpq, and suppose that the data value is 255. The driving pulse supplied to the train wiring terminal Cxp is set to xp, and the image data then inputted into the pulse-width-modulation circuit 4 are made into xp'. Since the image data xpq are 255, only 255 counts Clock CLK and, as for the PWM counter 401, only the part of the counted value turns on a switch 403. The component currents Ifp and q and the emission currents Iep and q which flow in p train of q lines serve as drawing 14 (B) and (C). In the following q+1 line, if a data value is 100, only 100 counts Clock CLK and, as for the PWM counter 401, only the part of the counted value turns on a switch 403. The component current Ifp which flows in p train of q+1 line, q+1, the emission current Iep, and q+1 are set to drawing 14 (D) and (E). Thus, the current proportional to image data flows to a display panel 6, and the brightness proportional to the current is obtained.

[0010] Furthermore, control of the automatic brightness limit included in a digital disposal circuit 1 is explained using drawing 15 - drawing 17 . A digital disposal circuit 1 is equipped with the APL detector 11, a control section 12, and the gain control circuit 13 as shown in drawing 15 . The APL detector 11 detects APL of the inputted video signal, and inputs the detection value into a control section 12. The gain control circuit 13 controls the gain of the inputted video signal by control by the control section 12.

[0011] Drawing 16 shows the example of gain control of the video signal over APL of an input signal. From 30%, to 100%, APL controls an output signal/input signal rounded, and, as for a property b, a property a controls an output signal/input signal in linearity from 0% to 100%. Drawing 17 shows the power consumption ratio in the case of the property a in drawing 16 . To 30%, if power consumption increases in linearity and APL exceeds 30%, it will become fixed. In this case, even if it inputs APL100% of video signal (equivalent to all the white signals of the maximum brightness), power consumption is stopped to 30%.

[0012]

[Problem(s) to be Solved by the Invention] Thus, in the conventional image display device, gain is controlled according to APL of the inputted video signal. Considering the case of a 8-bit digital signal, gain will be controlled by APL100% of video signal to 30%, and the image of the maximum brightness 255 will turn into an image of brightness 77 with it. That is, the image which has 255 gradation serves as 77 gradation, and has the trouble that gradation will fall.

[0013] It aims at offering the image display device which can restrict brightness according to an average picture level, without making this invention in view of such a trouble, and gradation falling.

[0014]

[Means for Solving the Problem] The display panel which has the electronic generating section which has arranged the electron emission component in the shape of a matrix in order that this invention may solve the technical problem of a Prior art mentioned above (6), The drive circuit which has a constant current source control circuit (41,410) or a source control circuit (42,420) of a constant voltage, and drives said display panel (4 5), In the image display device which equipped said display panel with the high voltage power supply circuit (8) which supplies high pressure The current detector which detects the current value which flows from said high voltage power supply circuit to said display panel (81), By said current detector Having had and constituted a means (9, 41, 42,410,420) to control the value of the constant current supplied to the electron emission component of said display panel, or a constant voltage, according to the detected current value from said constant current source control circuit or a source control circuit of a constant voltage The image display device by which it is characterized is offered.

[0015]

[Embodiment of the Invention] Hereafter, the image display device of this invention is explained with reference to an accompanying drawing. The block diagram in which drawing 1 shows the 1st example of the image display device of this invention, the circuit diagram in which drawing 2 shows the important section of drawing 1 concretely, A wave form chart for drawing 3 to explain actuation of drawing 1 , the block diagram in which drawing 4 shows the 2nd example of the image display device of this invention, A wave form chart for the circuit diagram in which drawing 5 shows the important section of drawing 4 concretely, and drawing 6 to explain actuation of drawing 4 , The circuit diagram showing the important section whose drawing 7 is the 3rd example of the image display device of this invention, the circuit diagram showing the important section whose drawing 8 is the 4th example of the image display device of this invention, and drawing 9 are the wave form charts for explaining actuation of drawing 8 . In addition, in drawing 1 , drawing 2 , drawing 4 , drawing 5 , drawing 7 , and drawing 8 , the same sign is given to the same part as drawing 12 and drawing 13 .

[0016] In <1st example> drawing 1 , the video signal which consists of R, G, and a B signal is inputted into a digital disposal circuit 10. A digital disposal circuit 10 performs a reverse gamma correction to the inputted video signal. In this invention, actuation of detecting APL (average picture level) and controlling the gain of a video signal by the digital disposal circuit 10 is not performed. The output of a digital disposal circuit 10 is inputted into the data rearrangement circuit 2. The data rearrangement circuit 2 is equipped with the sample hold circuit (S/H circuit) 21 and a multiplexer 22. The S/H circuit 21 carries out sample hold of R, G, and the B signal, and a multiplexer 22 changes and outputs R, G, and B signal to the sequence corresponding to the list of R, G, and B in a display panel 6.

[0017] The output of the data rearrangement circuit 2 is inputted into the S/P conversion circuit 3. The S/P conversion circuit 3 is equipped with a shift register 31 and a latch circuit 32, and changes and outputs a serial video signal to the parallel video signal of a horizontal scanning period. The output of the S/P conversion circuit 3 is inputted into the Pulse-Density-Modulation circuit 4. The pulse-width-modulation circuit 4 generates the drive pulse which expresses the brightness of a video signal with pulse length, and supplies it to the train wiring terminals Cx1-Cxm of a display panel 6. The Pulse-

Density-Modulation circuit 4 is equipped with the constant current source control circuit 41. A scanning circuit 5 supplies the sequential selection electrical potential difference Vs to the line wiring terminals Cy1-Cyn of a display panel 6. A display panel 6 uses a cold cathode component for the electronic generating section. The high voltage power supply circuit 8 supplies a high voltage power supply Va to a display panel 6. A high voltage power supply Va is for accelerating the electron generated in the electronic generating section.

[0018] The synchronizing signals Hsync and Vsync level and perpendicular to the timing generating circuit 7 are inputted. The timing generating circuit 7 generates various kinds of timing signals based on these synchronizing signals Hsync and Vsync, and supplies them to each part of a circuit of a digital disposal circuit 1 - a scanning circuit 5. A two-dimensional image is displayed on a display panel 6 as mentioned above. In addition, a Pulse-Amplitude-Modulation circuit, then this image display device serve as a Pulse-Amplitude-Modulation drive in the Pulse-Density-Modulation circuit 4. The Pulse-Density-Modulation circuit 4 (or Pulse-Amplitude-Modulation circuit) and a scanning circuit 5 operate as drive circuits which drive a display panel 6.

[0019] Furthermore, in this invention, the high voltage power supply circuit 8 is equipped with the current detector 81 which detects the current Ia which flows from a high voltage power supply Va to a display panel 6. The output of the current detector 81 is inputted into the I-V conversion circuit 9, and is changed into an electrical potential difference Vb. This electrical potential difference Vb is inputted into the constant current source control circuit 41 in the Pulse-Density-Modulation circuit 4. According to an electrical potential difference Vb, the constant current source control circuit 41 carries out adjustable [of the constant current supplied to a display panel 6], and outputs it. That is, brightness is restricted by controlling the constant current which flows from the constant current source control circuit 41 to a display panel 6.

[0020] It explains still more concretely using drawing 2 . In drawing 2 , the high pressure HV generated by the high voltage power supply Va in the high voltage power supply circuit 8 is supplied to a display panel 6. As a current detector 81, a photo coupler can be used as an example. Electrical-potential-difference +B is connected to the collector of the photo transistor which constitutes a photo coupler through Resistance R.

[0021] The amplifier 91 of a noninverting mold is connected to the collector of a photo transistor. An amplifier 91 consists of a transistor 911,914, resistance 912,913,915,916, and zener diode 917. It is inputted into the constant current source control circuit 41, the electrical potential difference generated with the photo coupler being amplified by amplifier 91, and being used as an electrical potential difference Vb. The parts of this photo coupler and amplifier 91 are operating as an I-V conversion circuit 9.

[0022] The constant current source control circuit 41 consists of a transistor 411, resistance 412, a transistor 413 - 416 --. Transistor 414,415,416 -- is connected to the pulse generating circuit 40 prepared corresponding to the train wiring terminal Cx1 of a display panel 6 - each Cxm, respectively. A pulse generating circuit 40 consists of an PWM counter 401 and a switch 403. The constant current source 402 shown by drawing 13 is equivalent to the constant current source control circuit 41.

[0023] Image data xp' is inputted, considering the pulse generating circuit 40 which supplies a driving pulse xp to the train wiring terminal Cxp, the PWM counter 401 counts Clock CLK by the data value of image data xp', and only the part of the counted value turns on the switch 403 with which Current Icp is supplied from a transistor 414.

[0024] Here, the actuation which restricts the brightness and power in drawing 2 is explained, referring to the wave form chart of drawing 3 . Now, supposing APL of an input signal is 0 - 30%, Current Ia will increase from 0 to Iac, as shown in drawing 3 (A). At this time, the electrical potential difference Vb is fixed by work of zener diode 917 at zener voltage Vz. If APL of an input signal increases further, Current Ia will increase and an electrical potential difference Vb will fall. When an electrical potential difference Vb falls, the value of the current Icp of a constant current source is reduced. By reducing a current value Icp, the component current If and the emission current Ie are reduced. When the emission current Ie of each component falls, the total current Ia is also suppressed, and it settles in the value of the current Iac shown in drawing 3 (A), and becomes fixed. When Current Iac is suppressed by constant value, brightness and power consumption will be stopped by constant value. Drawing 3 shows the case where decrease as an example the current Icp which flows from the constant current source control circuit 41 to a display panel 6 to 30%, and brightness and power consumption are stopped to 30%.

[0025] If APL of an input signal exceeds 30% as shown in drawing 3 (D), Current Icp will be controlled so that brightness and power consumption become 30%. According to control by this this invention, the image which has 255 gradation is an image of 255 gradation as it is, even if a limit of brightness is performed. Therefore, gradation does not fall. Thus, according to this invention, according to an average picture level, brightness can be restricted automatically, without gradation falling.

[0026] Let the 2nd example shown in <2nd example> drawing 4 be the source control circuit 42 of a constant voltage instead of the constant current source control circuit 41. The electrical potential difference supplied to a display panel 6 is decreased according to APL from the source control circuit 42 of a constant voltage, and brightness and power consumption are stopped. Other parts are the same as that of the 1st example.

[0027] Here, the concrete configuration and actuation of the source control circuit 42 of a constant voltage are explained. Drawing 5 shows the concrete configuration of the source control circuit of constant voltage 42 circumference, and is taken as the source control circuit 42 of a constant voltage instead of the constant current source control circuit 41 in drawing 2 . The source control circuit 42 of a constant voltage consists of a transistor 421 - 424 --. The actuation which restricts the brightness and power in drawing 5 is explained referring to the wave form chart of drawing 6 .

[0028] Although Current Ia fluctuates according to APL of an input signal, the component current If and the emission current Ie are made to fluctuate by controlling the electrical-potential-difference value Vcp of the source of a constant voltage, as shown in drawing 10 . The total current Ia is suppressed by constant value Iac by controlling the emission current Ie. When Current Iac is suppressed by constant value, brightness and power consumption will be stopped by constant value.

[0029] instead of [of the constant current source control circuit 41 which shows the 3rd example shown in <3rd example> drawing 7 to drawing 2] -- R, G, and each B signal -- the constant current source control circuit 410 constituted so that the current value of a constant current source could be set up independently is used. The constant current source control circuit 410 consists of the circuit part for R signals, a circuit part for G signals, and a circuit part for B signals. The circuit part for R signals consists of transistor 411R, variable-resistance 412R, transistor 413R, and 414R--. The circuit part for G signals consists of transistor 411G, variable-resistance 412G, transistor 413G, and 414G --. The circuit part for B signals consists of transistor 411B, variable-resistance 412B, transistor 413B, and 414B--. When the resistance of variable resistance 412R, 412G, and 412B is equal, it becomes the same actuation as the constant current source control circuit 41 shown in drawing 2 .

[0030] Transistors 414R and 414G and 414B-- are connected to the pulse generating circuit 40 prepared corresponding to the train wiring terminal Cx1 of a display panel 6 - each Cxm, respectively. It seems that fundamental actuation of this constant current source control circuit 410 is the same as that of the constant current source control circuit 41, and drawing 3 explained it. however, the thing for which the resistance of variable resistance 412R, 412G, and 412B is adjusted in the constant current source control circuit 410 -- R, G, and each B signal -- the current value of a constant current source can be adjusted independently, and it can carry out adjustable [of the color temperature of the image displayed on a display panel 6].

[0031] That is, in drawing 7 , it can be inversely proportional to the resistance of variable resistance 412R, 412G, and 412B, the current ratio of R, G, and B signal can be changed, the luminescence ratio of R, G, and B on a display panel 6 can be changed, and a color temperature can be set up freely. Thus, the description is in the 3rd example to have a means to set the current ratio of R, G, and B signal as arbitration, as a current value of a constant current source. And the value of the constant current supplied to the electron emission component of a display panel 6 from the constant current source control circuit 410 according to the current value detected by the current detector 81 can be controlled, with this current ratio held. In addition, satisfactory [at all] about the basic actuation which restricts brightness and power consumption, even if it carries out adjustable [of the color temperature], there is also no problem that gradation falls.

[0032] instead of [of the source control circuit 42 of a constant voltage which shows the 4th example shown in <4th example> drawing 8 to drawing 5] -- R, G, and each B signal -- the source control circuit 420 of a constant voltage constituted so that the electrical-potential-difference value of the source of a constant voltage could be set up independently is used. In drawing 8 , the same sign is given to the same part as drawing 5 . The source control circuit 420 of a constant voltage consists of the circuit part for R signals, a circuit part for G signals, and a circuit part for B signals. In drawing 8 , zener diode 811 is connected between the current detector 81 and the I-V conversion circuit 9. Here, the amplifier 91 consists of a transistor 911 and resistance 912,913.

[0033] In the source control circuit 420 of a constant voltage, the circuit part for R signals consists of transistor 4210R, variable-resistance 4211R, photo-coupler 4212R, resistance 4213R, transistors 421R and 422R, and 423R--. The circuit part for G signals consists of transistor 4210G, variable-resistance 4211G, photo-coupler 4212G, resistance 4213G, transistors 421G and 422G, and 423G --. The circuit part for B signals consists of transistor 4210B, variable-resistance 4211B, photo-coupler 4212B, resistance 4213B, transistors 421B and 422B, and 423B--.

[0034] adjusting the resistance of variable resistance 4211R, 4211G, and 4211B in the source control circuit 420 of a constant voltage -- R, G, and each B signal -- the electrical-potential-difference value of the source of a constant voltage can be adjusted independently, and it can carry out adjustable [of the color temperature of the image displayed on a display panel 6]. That is, in drawing 8 , in proportion to the resistance of variable resistance 4211R, 4211G, and 4211B, the voltage ratio of R, G, and B signal can be changed, the luminescence ratio of R, G, and B on a display panel 6 can be changed, and a color temperature can be set up freely.

[0035] The actuation which restricts the brightness and power in drawing 8 is explained referring to the wave form chart of drawing 9 . It represents and the circuit part for R signals is explained. Now, supposing APL of an input signal is 0 - 30%, Current Ia will increase from 0 to Iac, as shown in drawing 9 (A). At this time, the electrical potential difference Vb is fixed by work of zener diode 811 at Vb0. If APL of an input signal increases further, Current Ia will increase and an electrical potential difference Vb will increase. When an electrical potential difference Vb increases, the diode current of photo-coupler 4212R increases. Consequently, the electrical-potential-difference value Vcp of the voltage source in the circuit part for R signals falls. By reducing the electrical-potential-difference value Vcp, the component current If and the emission current Ie are reduced. When the emission current Ie of each component falls, the total current Ia is also suppressed, and it settles in the value of the current Iac shown in drawing 9 (A), and becomes fixed. When Current Iac is suppressed by constant value, brightness and power consumption will be stopped by constant value.

[0036] Thus, the description is in the 4th example to have a means to set the voltage ratio of R, G, and B signal as arbitration, as an electrical-potential-difference value of the source of a constant voltage. And the value of the constant voltage supplied to the electron emission component of a display panel 6 from the source control circuit 420 of a constant voltage according to the current value detected by the current detector 81 can be controlled, with this voltage ratio held. In addition, satisfactory [at all] about the basic actuation which restricts brightness and power consumption, even if it carries out adjustable [of the color temperature], there is also no problem that gradation falls.

[0037] In this example explained above, the constant current source control circuit 41, the source control circuit 42 of a constant voltage, the constant current source control circuit 410, and the source control circuit 420 of a constant voltage are arranged to the train wiring terminal [of a display panel 6] Cx1 - Cxm side. Although it constituted so that the value of the constant current supplied to a display panel 6 or a constant voltage might be controlled Even if it arranges the constant current source control circuit 41, the source control circuit 42 of a constant voltage, the constant current source control circuit 410, and the source control circuit 420 of a constant voltage to the line wiring terminal [which supplies the selection electrical potential difference Vs] Cy1 - Cyn side, it is possible to perform same control. This invention can be variously changed in the range which is not limited to this example and does not

deviate from the summary of this invention.
[0038]
[Effect of the Invention] Brightness can be restricted according to an average picture level, without gradation falling, since the image display device of this invention equipped with and constituted a means to control the value of the constant current supplied to the electron emission component of a display panel, or a constant voltage, according to the current value detected by the current detector which detects the current value which flows from a high voltage power supply circuit to a display panel, and this current detector from a constant current source control circuit or a source control circuit of a constant voltage as explained to the detail above. Therefore, it becomes possible to always express an image as the highest image quality. Moreover, since a means to set the current ratio of R, G, the constant current in B signal, and a constant voltage and a voltage ratio as arbitration was established and constituted in the constant current source control circuit and the source control circuit of a constant voltage, the color temperature of the image displayed on a display panel can be adjusted.

[Translation done.]

(19)日本国特許庁（ＪＰ）　(12) 公開特許公報（Ａ）

(11)特許出願公開番号
特開2001－51645
（P2001－51645A）

(43)公開日　平成13年２月23日(2001. 2. 23)

(51)Int.Cl.⁷	識別記号	ＦＩ	テーマコード（参考）
Ｇ０９Ｇ　3/22		Ｇ０９Ｇ　3/22	Ｄ　５Ｃ０５８
			Ｈ　５Ｃ０８０
3/20	６４１	3/20	６４１Ａ
	６４２		６４２Ｌ
			６４２Ｚ

審査請求　未請求　請求項の数４　ＯＬ　（全 11 頁）　最終頁に続く

(21)出願番号　特願2000－127572(P2000－127572)

(22)出願日　平成12年４月27日(2000. 4. 27)

(31)優先権主張番号　特願平11－157571
(32)優先日　平成11年６月４日(1999. 6. 4)
(33)優先権主張国　日本（ＪＰ）

(71)出願人　000004329
日本ビクター株式会社
神奈川県横浜市神奈川区守屋町３丁目12番地

(72)発明者　吉野　章夫
神奈川県横浜市神奈川区守屋町３丁目12番地　日本ビクター株式会社内

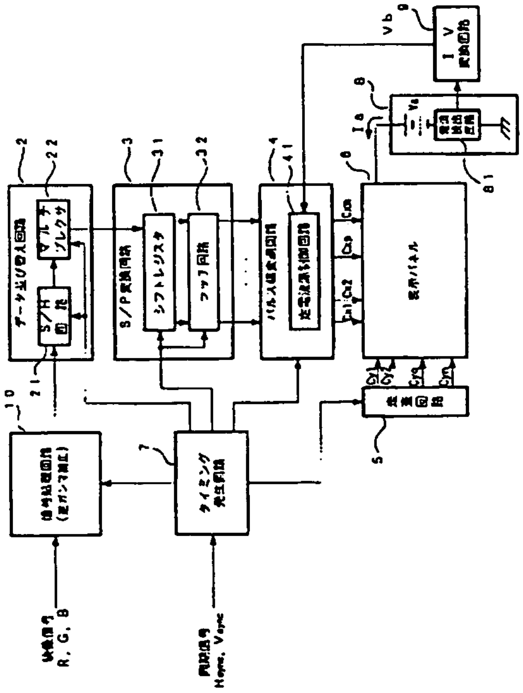
Ｆターム(参考)　5C058 AA03 BA05 BA08 BA26 BB03 BB06 BB25
5C080 AA01 BB05 CC03 DD01 EE19 EE28 EE30 FF12 JJ02 JJ03 JJ04 JJ05

(54)【発明の名称】　画像表示装置

(57)【要約】

【課題】　階調が低下することなく、平均映像レベルに応じて輝度を制限することができる画像表示装置を提供する。

【解決手段】　表示パネル６は、電子放出素子をマトリクス状に配置した電子発生部を有する。パルス幅変調回路４は、定電流源制御回路４１を有して表示パネル６を駆動する。高圧電源回路８は、表示パネル６に高圧を供給する。電流検出回路８１は、高圧電源回路８から表示パネル６へと流れる電流Ｉａの値を検出する。電流Ｉａは I－V変換回路９によって電圧Ｖｂに変換され、定電流源制御回路４１に入力される。この電圧Ｖｂに応じて定電流源制御回路４１から表示パネル６の電子放出素子へと供給される定電流の値を制御する。



【特許請求の範囲】

【請求項1】電子放出素子をマトリクス状に配置した電子発生部を有する表示パネルと、
定電流源制御回路を有し、前記表示パネルを駆動する駆動回路と、
前記表示パネルに高圧を供給する高圧電源回路とを備えた画像表示装置において、
前記高圧電源回路から前記表示パネルへと流れる電流値を検出する電流検出回路と、
前記電流検出回路によって検出した電流値に応じて前記定電流源制御回路から前記表示パネルの電子放出素子へと供給される定電流の値を制御する手段とを備えて構成したことを特徴とする画像表示装置。

【請求項2】電子放出素子をマトリクス状に配置した電子発生部を有する表示パネルと、
定電圧源制御回路を有し、前記表示パネルを駆動する駆動回路と、
前記表示パネルに高圧を供給する高圧電源回路とを備えた画像表示装置において、
前記高圧電源回路から前記表示パネルへと流れる電流値を検出する電流検出回路と、
前記電流検出回路によって検出した電流値に応じて前記定電圧源制御回路から前記表示パネルの電子放出素子へと供給される定電圧の値を制御する手段とを備えて構成したことを特徴とする画像表示装置。

【請求項3】前記定電流源制御回路に、前記駆動回路に供給するR，G，B信号における定電流の電流比を任意に設定する手段を設けて構成したことを特徴とする請求項1記載の画像表示装置。

【請求項4】前記定電圧源制御回路に、前記駆動回路に供給するR，G，B信号における定電圧の電圧比を任意に設定する手段を設けて構成したことを特徴とする請求項2記載の画像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子放出素子をマトリクス状に配置したマトリクス型の画像表示装置に関する。

【0002】

【従来の技術】電子線フラットディスプレイは大画面フラットディスプレイとして、近年注目されている。電子線フラットディスプレイは、複数の電子放出素子をマトリクス状に配置した電子発生部を有する。電子発生部を構成する電子放出素子には、熱陰極素子と冷陰極素子とがある。熱陰極素子の代表例は陰極線管（CRT）である。冷陰極素子は、一対の電極に電圧を印加して電子を放出させる電子放出素子である。この中には、電界放出型素子，金属・絶縁層・金属型放出素子，表面伝導型放出素子等がある。

【0003】図10は、単純マトリクス配線でPAM（パルス振幅変調）駆動及びPWM（パルス幅変調）駆動するのに適した電子放出素子として表面伝導型放出素子を用いた場合の電圧－電流特性例を示す図である。図11は、複数の電子放出素子をマトリクス状に配置した電子発生部の一例である。図11における列配線x4と行配線y2との交点の素子に電流を流して発光させるには、行配線y2に選択電圧Vs（例えば、－7V）を印加し、列配線x4に選択電圧Vd（例えば、7V）を印加すればよい。図10に示す素子電流Ifは、x4－y2間を流れる電流で、放出電流Ieは、素子電流Ifの一部が後述する高圧電源Vaに流れる電流である。電圧Vthは、電子放出素子から素子電流If，放出電流Ieが流れるしきい値電圧である。

【0004】素子電流Ifの一部の電流が高圧電源Vaによる高圧によって引き出されて放出電流Ieとなり、蛍光体に衝突して発光する。図10に示すように、放出電流Ieは素子電流Ifに比べて著しく小さく、その比率は一定である。放出電流Ieは素子に印加する電圧Vf（＝Vs－Vd）に依存して変化するため、電圧Vfによって放出電流Ieを制御することができる。

【0005】図12は、従来の画像表示装置の一例を示すブロック図であり、単純マトリックス配線の冷陰極素子を電子発生部に用いたものを示している。図12において、信号処理回路1には、R，G，B信号よりなる映像信号が入力される。信号処理回路1は、入力された映像信号に逆ガンマ補正を施したり、APL（平均映像レベル）を検出して映像信号のゲインを制御したりする。信号処理回路1の出力は、データ並び替え回路2に入力される。データ並び替え回路2は、サンプル・ホールド回路（S／H回路）21とマルチプレクサ22とを備える。S／H回路21は、R，G，B信号をサンプルホールドし、マルチプレクサ22は、R，G，B信号を、表示パネル6におけるR，G，Bの並びに対応した順番に変換して出力する。

【0006】データ並び替え回路2の出力は、S／P変換回路3に入力される。S／P変換回路3は、シフトレジスタ31とラッチ回路32とを備え、シリアル映像信号を水平走査期間のパラレル映像信号に変換して出力する。S／P変換回路3の出力は、パルス幅変調回路4に入力される。パルス幅変調回路4は、映像信号の輝度をパルス幅で表すドライブパルスを生成し、表示パネル6の列配線端子Cx1～Cxmに供給する。走査回路5は、表示パネル6の行配線端子Cy1～Cynに順次選択電圧Vsを供給する。表示パネル6は、冷陰極素子を電子発生部に用いたものである。高圧電源回路8は、高圧電源Vaを表示パネル6に供給する。高圧電源Vaは、電子発生部にて発生した電子を加速するためのものである。

【0007】タイミング発生回路7には、水平及び垂直の同期信号H_{sync}，V_{sync}が入力される。タイミング発生回路7は、この同期信号H_{sync}，V_{sync}を基にして各

種のタイミング信号を発生し、信号処理回路１〜走査回路５の回路各部に供給する 以上のようにして、表示パネル６には、２次元の画像が表示される。なお、パルス幅変調回路４をパルス振幅変調回路とすれば、この画像表示装置は、パルス振幅変調駆動となる。パルス幅変調回路４（もしくはパルス振幅変調回路）と走査回路５は、表示パネル６を駆動する駆動回路として動作する。

【０００８】ここで、定電流源を用いたパルス幅変調回路４の具体的構成及び動作について、図１３，図１４を用いて説明する。図１３に示すように、パルス幅変調回路４は、列配線端子Cx1〜Cxmそれぞれに対応して設けられたパルス発生回路４０を備えている。パルス発生回路４０は、PWMカウンタ４０１と、定電流源４０２と、スイッチ４０３とよりなる。PWMカウンタ４０１には、クロックCLKと映像データが入力され、PWMカウンタ４０１は、映像データのデータ値分だけクロックCLKをカウントする。PWMカウンタ４０１は、そのカウント値の分だけ、定電流源４０２に接続されたスイッチ４０３をオンする。

【０００９】図１４に示すように、q行を走査中とする。p列q行の映像データをXpqとし、そのデータ値が２５５であるとする 列配線端子Cxpに供給する駆動パルスをXpとし、そのときパルス幅変調回路４に入力する映像データをXp′とする 映像データXpqが２５５であるので、PWMカウンタ４０１は、２５５だけクロックCLKをカウントし、そのカウント値の分だけスイッチ４０３をオンする。p列q行に流れる素子電流If p,q、放出電流Ie p,qは、図１４（B），（C）となる。次のq＋１行では、データ値が１００であれば、PWMカウンタ４０１は、１００だけクロックCLKをカウントし、そのカウント値の分だけスイッチ４０３をオンする。p列q＋１行に流れる素子電流If p,q+1、放出電流Ie p,q+1は、図１４（D），（E）となる。このようにして、表示パネル６には、映像データに比例した電流が流れ、その電流に比例した輝度が得られる。

【００１０】さらに、信号処理回路１に含まれる自動輝度制限の制御について、図１５〜図１７を用いて説明する。信号処理回路１は、図１５に示すように、APL検出回路１１と、制御部１２と、ゲインコントロール回路１３とを備える。APL検出回路１１は、入力された映像信号のAPLを検出し、その検出値を制御部１２に入力する。ゲインコントロール回路１３は、制御部１２による制御によって、入力された映像信号のゲインを制御する

【００１１】図１６は、入力信号のAPLに対する映像信号のゲイン制御の例を示している。特性aは、APLが３０％より１００％まで、出力信号 入力信号を曲線的に制御するものであり，特性bは、０％〜１００％まで、出力信号 入力信号を線形的に制御するものである。図１７は、図１６における特性aの場合の消費電力比率を示している。APLが３０％までは消費電力は線形的に増加し、３０％を超えると、一定となる。この場合、APL１００％の映像信号（最大輝度の全白信号に相当）を入力しても、消費電力は３０％に抑えられる。

【００１２】

【発明が解決しようとする課題】このように、従来の画像表示装置においては、入力された映像信号のAPLに応じてゲインを制御している。８ビットのデジタル信号の場合を考えると、APL１００％の映像信号では、最大輝度２５５の映像は、ゲインが３０％に制御されて輝度７７の映像となってしまう。即ち、２５５階調を有する映像は、７７階調となり、階調が低下してしまうという問題点がある。

【００１３】本発明はこのような問題点に鑑みなされたものであり、階調が低下することなく、平均映像レベルに応じて輝度を制限することができる画像表示装置を提供することを目的とする。

【００１４】

【課題を解決するための手段】本発明は、上述した従来の技術の課題を解決するため、電子放出素子をマトリクス状に配置した電子発生部を有する表示パネル（６）と、定電流源制御回路（４１，４１０）もしくは定電圧源制御回路（４２，４２０）を有し、前記表示パネルを駆動する駆動回路（４，５）と、前記表示パネルに高圧を供給する高圧電源回路（８）とを備えた画像表示装置において、前記高圧電源回路から前記表示パネルへと流れる電流値を検出する電流検出回路（８１）と、前記電流検出回路によって検出した電流値に応じて前記定電流源制御回路もしくは定電圧源制御回路から前記表示パネルの電子放出素子へと供給される定電流もしくは定電圧の値を制御する手段（９，４１，４２，４１０，４２０）とを備えて構成したことを特徴とする画像表示装置を提供するものである。

【００１５】

【発明の実施の形態】以下、本発明の画像表示装置について、添付図面を参照して説明する。図１は本発明の画像表示装置の第１実施例を示すブロック図、図２は図１の要部を具体的に示す回路図、図３は図１の動作を説明するための波形図、図４は本発明の画像表示装置の第２実施例を示すブロック図、図５は図４の要部を具体的に示す回路図、図６は図４の動作を説明するための波形図、図７は本発明の画像表示装置の第３実施例である要部を示す回路図、図８は本発明の画像表示装置の第４実施例である要部を示す回路図、図９は図８の動作を説明するための波形図である。なお，図１，図２，図４，図５，図７，図８において、図１２，図１３と同一部分には同一符号が付してある。

【００１６】＜第１実施例＞図１において、信号処理回路１０には、R，G，B信号よりなる映像信号が入力される。信号処理回路１０は、入力された映像信号に逆ガ

ンマ補正を施す。本発明においては、信号処理回路１０では、ＡＰＬ（平均映像レベル）を検出して映像信号のゲインを制御するという動作を行わない。信号処理回路１０の出力は、データ並び替え回路２に入力される。データ並び替え回路２は、サンプル・ホールド回路（Ｓ／Ｈ回路）２１とマルチプレクサ２２とを備える。Ｓ／Ｈ回路２１は、Ｒ，Ｇ，Ｂ信号をサンプルホールドし、マルチプレクサ２２は、Ｒ，Ｇ，Ｂ信号を、表示パネル６におけるＲ，Ｇ，Ｂの並びに対応した順番に変換して出力する。

【００１７】データ並び替え回路２の出力は、Ｓ／Ｐ変換回路３に入力される。Ｓ／Ｐ変換回路３は、シフトレジスタ３１とラッチ回路３２とを備え、シリアル映像信号を水平走査期間のパラレル映像信号に変換して出力する。Ｓ／Ｐ変換回路３の出力は、パルス幅変調回路４に入力される。パルス幅変調回路４は、映像信号の輝度をパルス幅で表すドライブパルスを生成し、表示パネル６の列配線端子Ｃｘ１～Ｃｘｍに供給する。パルス幅変調回路４は、定電流源制御回路４１を備える。走査回路５は、表示パネル６の行配線端子Ｃｙ１～Ｃｙｎに順次選択電圧Ｖｓを供給する。表示パネル６は、冷陰極素子を電子発生部に用いたものである。高圧電源回路８は、高圧電源Ｖａを表示パネル６に供給する。高圧電源Ｖａは、電子発生部にて発生した電子を加速するためのものである。

【００１８】タイミング発生回路７には、水平及び垂直の同期信号H_{sync}，V_{sync}が入力される。タイミング発生回路７は、この同期信号H_{sync}，V_{sync}を基にして各種のタイミング信号を発生し、信号処理回路１～走査回路５の回路各部に供給する。以上のようにして、表示パネル６には、２次元の画像が表示される。なお、パルス幅変調回路４をパルス振幅変調回路とすれば、この画像表示装置は、パルス振幅変調駆動となる。パルス幅変調回路４（もしくはパルス振幅変調回路）と走査回路５は、表示パネル６を駆動する駆動回路として動作する。

【００１９】さらに、本発明においては、高圧電源回路８は、高圧電源Ｖａから表示パネル６へと流れる電流Ｉａを検出する電流検出回路８１を備える。電流検出回路８１の出力はＩ－Ｖ変換回路９に入力され、電圧Ｖｂに変換される。この電圧Ｖｂは、パルス幅変調回路４中の定電流源制御回路４１に入力される。定電流源制御回路４１は、表示パネル６に供給する定電流を電圧Ｖｂに応じて可変して出力する。即ち、定電流源制御回路４１から表示パネル６へと流れる定電流を制御することによって、輝度を制限する。

【００２０】図２を用いてさらに具体的に説明する。図２において、高圧電源回路８中の高圧電源Ｖａによって発生する高圧ＨＶは表示パネル６に供給される。電流検出回路８１としては、一例として、フォトカプラを用いることができる。フォトカプラを構成するフォトトランジスタのコレクタには、抵抗Ｒを介して電圧－Ｂが接続されている。

【００２１】フォトトランジスタのコレクタには、非反転型の増幅器９１が接続されている。増幅器９１は、トランジスタ９１１，９１４と、抵抗９１２，９１３，９１５，９１６と、ツェナーダイオード９１７とよりなる。フォトカプラによって発生した電圧は、増幅器９１によって増幅され、電圧Ｖｂとされて定電流源制御回路４１に入力される。このフォトカプラ及び増幅器９１の部分が、Ｉ－Ｖ変換回路９として動作している。

【００２２】定電流源制御回路４１は、トランジスタ４１１，抵抗４１２，トランジスタ４１３～４１６…より構成される。トランジスタ４１４，４１５，４１６…は、それぞれ、表示パネル６の列配線端子Ｃｘ１～Ｃｘｍそれぞれに対応して設けられたパルス発生回路４０に接続されている。パルス発生回路４０は、ＰＷＭカウンタ４０１とスイッチ４０３とよりなる。図１３で示した定電流源４０２は、定電流源制御回路４１に相当する。

【００２３】映像データｘｐ′が入力され、列配線端子Ｃｘｐに駆動パルスｘｐを供給するパルス発生回路４０を考えると、ＰＷＭカウンタ４０１は、映像データｘｐ′のデータ値分だけクロックＣＬＫをカウントし、そのカウント値の分だけ、トランジスタ４１４より電流Ｉｃｐが供給されるスイッチ４０３をオンする。

【００２４】ここで、図３の波形図を参考にしながら、図２における輝度及び電力を制限する動作について説明する。今、入力信号のＡＰＬが０～３０％であるとすると、電流Ｉａは、図３（Ａ）に示すように、０からＩａｃまで増加する。このとき、電圧Ｖｂは、ツェナーダイオード９１７の働きによって、ツェナー電圧Ｖｚで一定である。入力信号のＡＰＬがさらに増加すると、電流Ｉａが増加し、電圧Ｖｂが低下する。電圧Ｖｂが低下することにより、定電流源の電流Ｉｃｐの値を低下させる。電流値Ｉｃｐを低下させることによって、素子電流Ｉｆ，放出電流Ｉｅを低下させる。各素子の放出電流Ｉｅが低下することによって、トータルの電流Ｉａも抑えられ、図３（Ａ）に示す電流Ｉａｃの値に落ち着いて一定となる。電流Ｉａｃが一定値に抑えられることにより、輝度及び消費電力が一定値に抑えられることになる。図３では一例として、定電流源制御回路４１から表示パネル６へと流れる電流Ｉｃｐを３０％まで減少させて輝度及び消費電力を３０％に抑える場合を示している。

【００２５】図３（Ｄ）に示すように、入力信号のＡＰＬが３０％を超えれば、輝度及び消費電力が３０％となるよう電流Ｉｃｐを制御する。この本発明による制御によれば、２５５階調を有する映像は、輝度の制限が行われても、そのまま２５５階調の映像である。従って、階調が低下してしまうことはない。このようにして、本発明によれば、階調が低下することなく、平均映像レベルに応じて自動的に輝度を制限することができる。

【００２６】＜第２実施例＞図４に示す第２実施例は、

定電流源制御回路４１の代わりに定電圧源制御回路４２としたものである。定電圧源制御回路４２から表示パネル６へと供給される電圧をＡＰＬに応じて減少させて輝度及び消費電力を抑える。他の部分は、第１実施例と同一である。

【００２７】ここで、定電圧源制御回路４２の具体的構成及び動作について説明する。図５は、定電圧源制御回路４２周辺の具体的構成を示しており、図２における定電流源制御回路４１の代わりに定電圧源制御回路４２としたものである。定電圧源制御回路４２は、トランジスタ４２１～４２４…より構成される。図６の波形図を参考にしながら、図５における輝度及び電力を制限する動作について説明する。

【００２８】入力信号のＡＰＬに応じて電流Ｉａが増減するが、定電圧源の電圧値Ｖcpを制御することにより、図１０に示すように、素子電流Ｉｆ，放出電流Ｉｅを増減させる。放出電流Ｉｅを制御することにより、トータルの電流Ｉａが一定値Ｉacに抑えられる。電流Ｉacが一定値に抑えられることにより、輝度及び消費電力が一定値に抑えられることになる。

【００２９】＜第３実施例＞図７に示す第３実施例は、図２に示す定電流源制御回路４１の代わりに、Ｒ，Ｇ，Ｂ信号それぞれ独立に定電流源の電流値を設定できるよう構成した定電流源制御回路４１０を用いたものである。定電流源制御回路４１０は、Ｒ信号用の回路部分と、Ｇ信号用の回路部分と、Ｂ信号用の回路部分とよりなる。Ｒ信号用の回路部分は、トランジスタ４１１Ｒ，可変抵抗４１２Ｒ，トランジスタ４１３Ｒ，４１４Ｒ…より構成される。Ｇ信号用の回路部分は、トランジスタ４１１Ｇ，可変抵抗４１２Ｇ，トランジスタ４１３Ｇ，４１４Ｇ…より構成される。Ｂ信号用の回路部分は、トランジスタ４１１Ｂ，可変抵抗４１２Ｂ，トランジスタ４１３Ｂ，４１４Ｂ…より構成される。可変抵抗４１２Ｒ，４１２Ｇ，４１２Ｂの抵抗値が等しい場合は、図２に示す定電流源制御回路４１と同じ動作となる。

【００３０】トランジスタ４１４Ｒ，４１４Ｇ，４１４Ｂ…は、それぞれ、表示パネル６の列配線端子Ｃx1～Ｃxmそれぞれに対応して設けられたパルス発生回路４０に接続されている。この定電流源制御回路４１０の基本的動作は定電流源制御回路４１と同様であり、図３で説明した如くである。但し、定電流源制御回路４１０では、可変抵抗４１２Ｒ，４１２Ｇ，４１２Ｂの抵抗値を調整することにより、Ｒ，Ｇ，Ｂ信号それぞれ独立に定電流源の電流値を調整して、表示パネル６に表示する画像の色温度を可変することができる。

【００３１】即ち、図７においては、可変抵抗４１２Ｒ，４１２Ｇ，４１２Ｂの抵抗値に逆比例してＲ，Ｇ，Ｂ信号の電流比を変えることができ、表示パネル６上のＲ，Ｇ，Ｂの発光比率を変えて色温度を自由に設定することができる。このように、第３実施例では、定電流源の電流値として、Ｒ，Ｇ，Ｂ信号の電流比を任意に設定する手段を備えていることに特徴がある。そして、この電流比を保持したまま、電流検出回路８１によって検出した電流値に応じて定電流源制御回路４１０から表示パネル６の電子放出素子へと供給される定電流の値を制御することができる。なお、輝度及び消費電力を制限する基本動作については全く問題なく、色温度を可変しても階調が低下するという問題もない。

【００３２】＜第４実施例＞図８に示す第４実施例は、図５に示す定電圧源制御回路４２の代わりに、Ｒ，Ｇ，Ｂ信号それぞれ独立に定電圧源の電圧値を設定できるよう構成した定電圧源制御回路４２０を用いたものである。図８において、図５と同一部分には同一符号が付してある。定電圧源制御回路４２０は、Ｒ信号用の回路部分と、Ｇ信号用の回路部分と、Ｂ信号用の回路部分とよりなる。図８では、電流検出回路８１とＩ－Ｖ変換回路９との間にツェナーダイオード８１１を接続している。ここでは、増幅器９１は、トランジスタ９１１と抵抗９１２，９１３とより構成されている。

【００３３】定電圧源制御回路４２０において、Ｒ信号用の回路部分は、トランジスタ４２１０Ｒ，可変抵抗４２１１Ｒ，フォトカプラ４２１２Ｒ，抵抗４２１３Ｒ，トランジスタ４２１Ｒ，４２２Ｒ，４２３Ｒ…より構成される。Ｇ信号用の回路部分は、トランジスタ４２１０Ｇ，可変抵抗４２１１Ｇ，フォトカプラ４２１２Ｇ，抵抗４２１３Ｇ，トランジスタ４２１Ｇ，４２２Ｇ，４２３Ｇ…より構成される。Ｂ信号用の回路部分は、トランジスタ４２１０Ｂ，可変抵抗４２１１Ｂ，フォトカプラ４２１２Ｂ，抵抗４２１３Ｂ，トランジスタ４２１Ｂ，４２２Ｂ，４２３Ｂ…より構成される。

【００３４】定電圧源制御回路４２０では、可変抵抗４２１１Ｒ，４２１１Ｇ，４２１１Ｂの抵抗値を調整することにより、Ｒ，Ｇ，Ｂ信号それぞれ独立に定電圧源の電圧値を調整して、表示パネル６に表示する画像の色温度を可変することができる。即ち、図８においては、可変抵抗４２１１Ｒ，４２１１Ｇ，４２１１Ｂの抵抗値に比例してＲ，Ｇ，Ｂ信号の電圧比を変えることができ、表示パネル６上のＲ，Ｇ，Ｂの発光比率を変えて色温度を自由に設定することができる。

【００３５】図９の波形図を参考にしながら、図８における輝度及び電力を制限する動作について説明する。代表して、Ｒ信号用の回路部分について説明する。今、入力信号のＡＰＬが０～３０％であるとすると、電流Ｉａは、図９（Ａ）に示すように、０からＩacまで増加する。このとき、電圧Ｖｂは、ツェナーダイオード８１１の働きによって、Ｖb0で一定である。入力信号のＡＰＬがさらに増加すると、電流Ｉａが増加し、電圧Ｖｂが増加する。電圧Ｖｂが増加することにより、フォトカプラ４２１２Ｒのダイオード電流が増加する。その結果、Ｒ信号用の回路部分における電圧源の電圧値Ｖcpが低下す

る．電圧値Vcpを低下させることによって、素子電流If、放出電流Ieを低下させる．各素子の放出電流Ieが低下することによって、トータルの電流Iaも抑えられ、図9（A）に示す電流Iacの値に落ち着いて一定となる．電流Iacが一定値に抑えられることにより、輝度及び消費電力が一定値に抑えられることになる．

【0036】このように、第4実施例では、定電圧源の電圧値として、R，G，B信号の電圧比を任意に設定する手段を備えていることに特徴がある．そして、この電圧比を保持したまま、電流検出回路81によって検出した電流値に応じて定電圧源制御回路420から表示パネル6の電子放出素子へと供給される定電圧の値を制御することができる．なお、輝度及び消費電力を制限する基本動作については全く問題なく、色温度を可変しても階調が低下するという問題もない．

【0037】以上説明した本実施例では、定電流源制御回路41，定電圧源制御回路42，定電流源制御回路410，定電圧源制御回路420を表示パネル6の列配線端子Cx1～Cxm側に配置して、表示パネル6に供給される定電流もしくは定電圧の値を制御するよう構成したが、選択電圧Vsを供給する行配線端子Cy1～Cyn側に定電流源制御回路41，定電圧源制御回路42，定電流源制御回路410，定電圧源制御回路420を配置しても同様の制御を行うことが可能である．本発明は本実施例に限定されることはなく、本発明の要旨を逸脱しない範囲において種々変更可能である．

【0038】

【発明の効果】以上詳細に説明したように、本発明の画像表示装置は、高圧電源回路から表示パネルへと流れる電流値を検出する電流検出回路と、この電流検出回路によって検出した電流値に応じて定電流源制御回路もしくは定電圧源制御回路から表示パネルの電子放出素子へと供給される定電流もしくは定電圧の値を制御する手段とを備えて構成したので、階調が低下することなく、平均映像レベルに応じて輝度を制限することができる．従って、常に最高の画質で画像を表示することが可能となる．また、定電流源制御回路，定電圧源制御回路に、R，G，B信号における定電流，定電圧の電流比，電圧比を任意に設定する手段を設けて構成したので、表示パネルに表示する画像の色温度を調整することができる

【図面の簡単な説明】

【図1】本発明の第1実施例を示すブロック図である．

【図2】図1の要部を具体的に示す回路図である

【図3】図1の動作を説明するための波形図である．

【図4】本発明の第2実施例を示すブロック図である．

【図5】図4の要部を具体的に示す回路図である．

【図6】図4の動作を説明するための波形図である．

【図7】本発明の第3実施例である要部を示す回路図である

【図8】本発明の第4実施例である要部を示す回路図である．

【図9】図8の動作を説明するための波形図である．

【図10】冷陰極素子の電圧－電流特性例を示す図である．

【図11】電子放出素子をマトリクス状に配置した電子発生部の一例を示す図である．

【図12】従来例を示すブロック図である．

【図13】図12中のパルス幅変調回路4の具体的構成を示すブロック図である．

【図14】図12中のパルス幅変調回路4の動作を説明するための波形図である．

【図15】図12中の信号処理回路1に含まれる自動輝度制限回路を示すブロック図である．

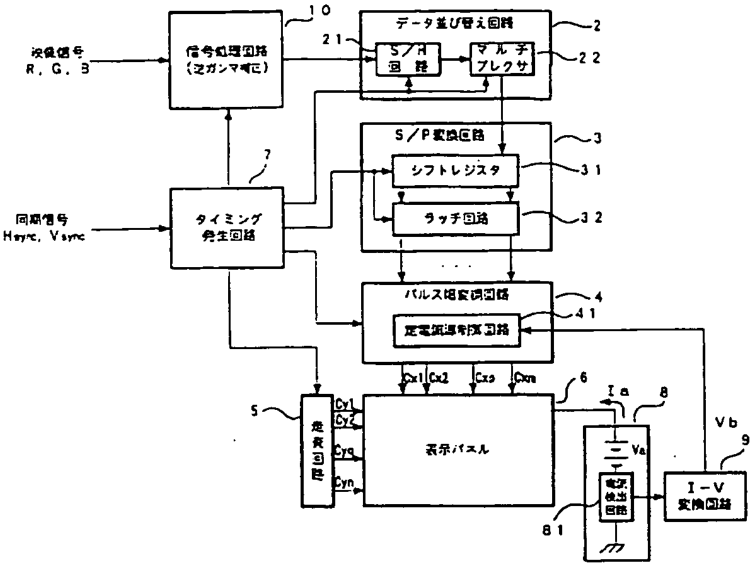
【図16】自動輝度制限の制御特性を示す図である．

【図17】自動輝度制限による消費電力特性を示す図である．

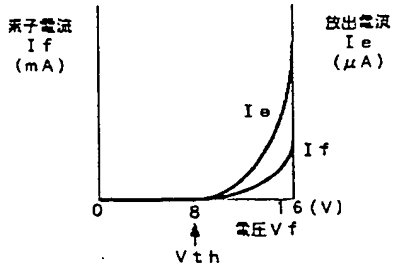
【符号の説明】

2	データ並び替え回路
3	S／P変換回路
4	パルス幅変調回路（駆動回路）
5	走査回路（駆動回路）
6	表示パネル
7	タイミング発生回路
8	高圧電源回路
9	I－V変換回路
10	信号処理回路
41，410	定電流源制御回路
42，420	定電圧源制御回路
81	電流検出回路

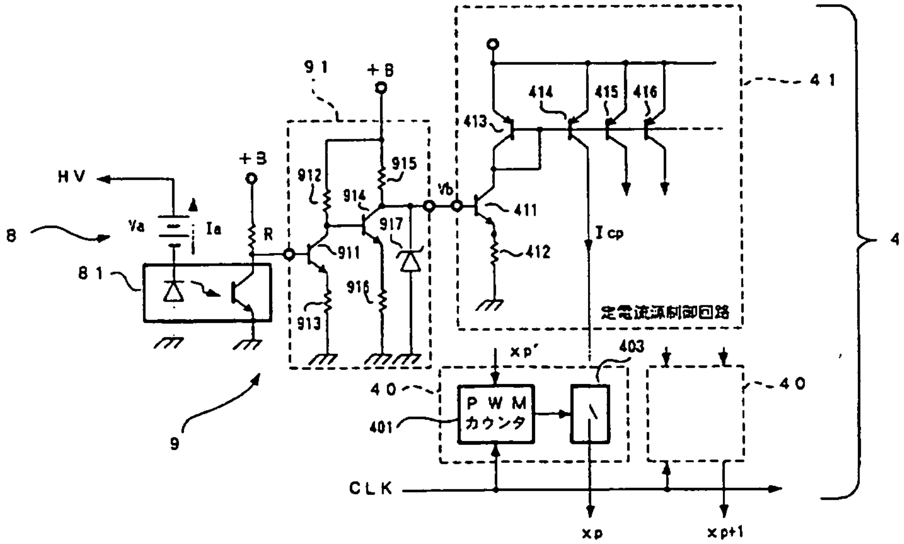
【図1】


映像信号
R, G, B
信号処理回路
(逆ガンマ補正)
10
データ並び替え回路
2
21
S/H
回路
マルチ
プレクサ
22
S/P変換回路
3
シフトレジスタ
31
ラッチ回路
32
7
同期信号
Hsync, Vsync
タイミング
発生回路
パルス幅変調回路
4
41
定電流源制御回路
Cx1
Cx2
Cxp
Cxn
6
5
走査回路
Cy1
Cy2
Cyq
Cyn
表示パネル
Ia
8
Va
Vb
9
電流
検出
回路
81
I−V
変換回路

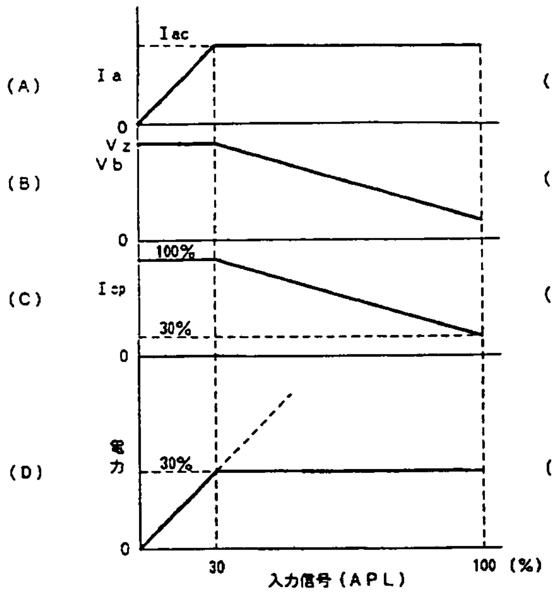
【図10】


素子電流
If
(mA)
放出電流
Ie
(μA)
Ie
If
0
8
16 (V)
電圧Vf
Vth

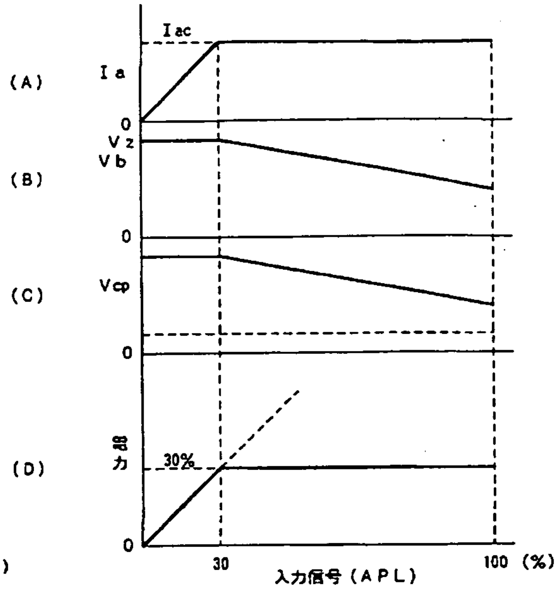
【図2】


91
+B
41
413
414
415
416
HV
+B
912
915
Vb
8
Va
Ia
R
914
917
411
81
911
412
Icp
913
916
定電流源制御回路
4
xp'
403
40
PWM
カウンタ
40
401
9
CLK
xp
xp+1

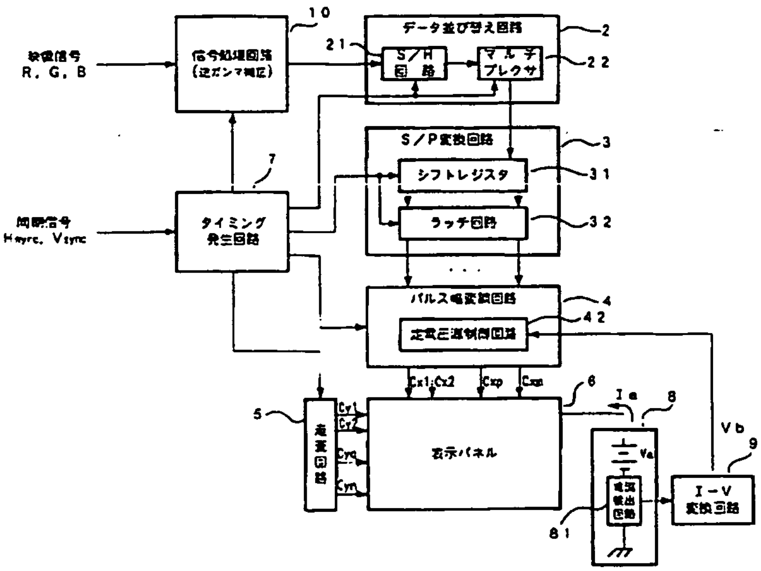
【図3】



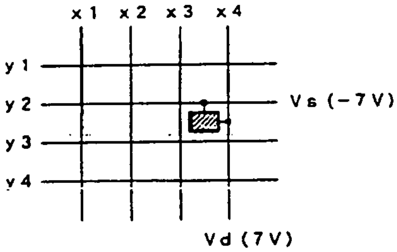
【図6】



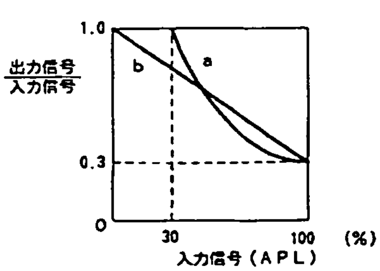
【図4】



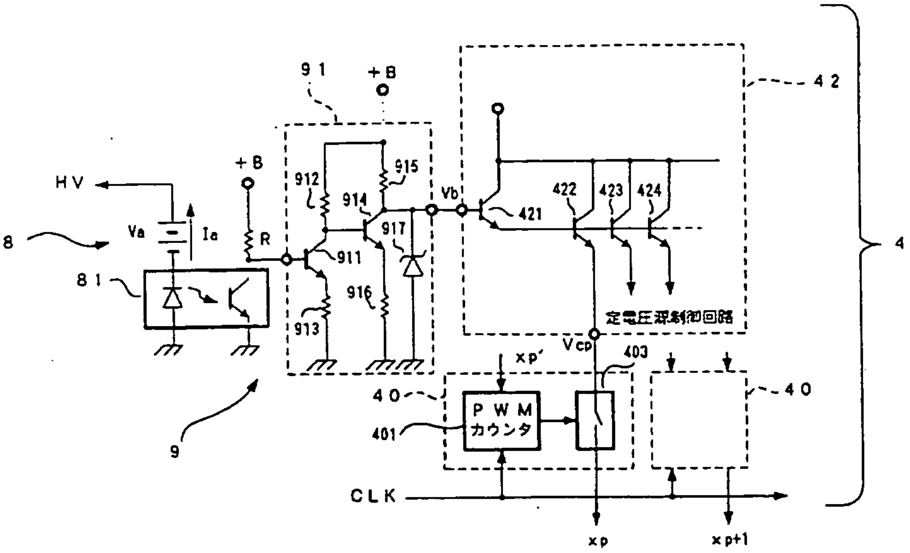
【図11】



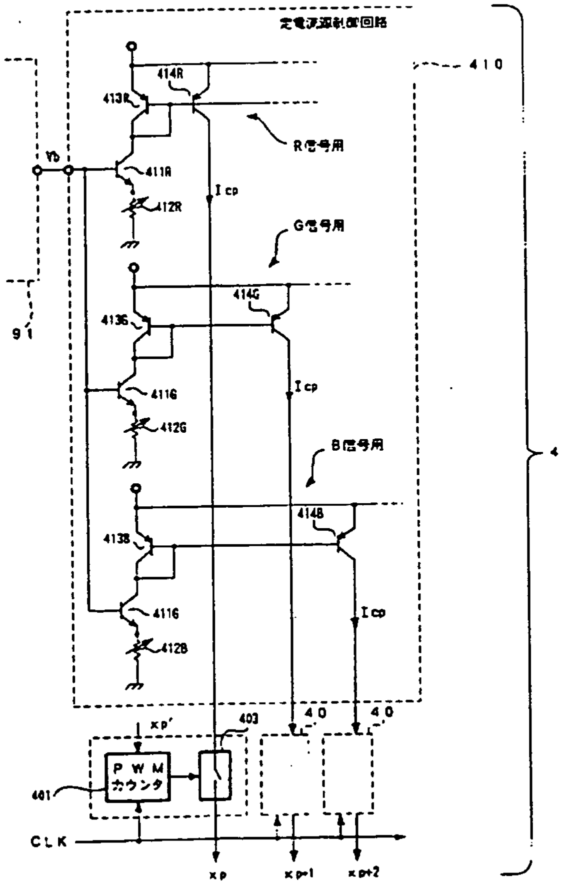
【図16】



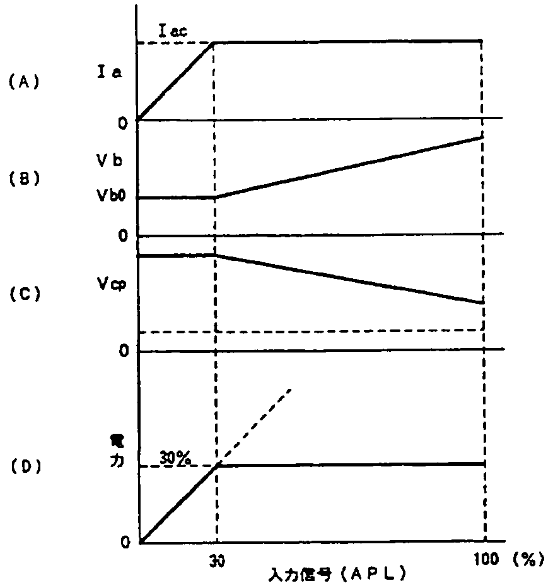
【図5】


91
+B
42
+B
HV
Va
Ia
R
912
914
915
Vb
421
422
423
424
917
8
81
911
916
913
定電圧源制御回路
Vcp
xp'
403
40
40
PWM
カウンタ
401
9
CLK
xp
xp+1
4

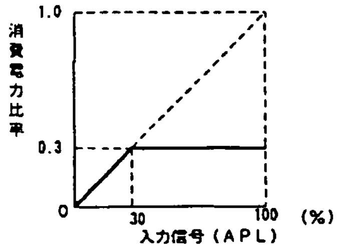
【図7】


定電流源制御回路
410
414R
413R
R信号用
Vb
411R
Icp
412R
G信号用
414G
413G
91
411G
Icp
412G
B信号用
4
414B
413B
411B
Icp
412B
xp'
403
40
40
PWM
カウンタ
401
CLK
xp
xp+1
xp+2

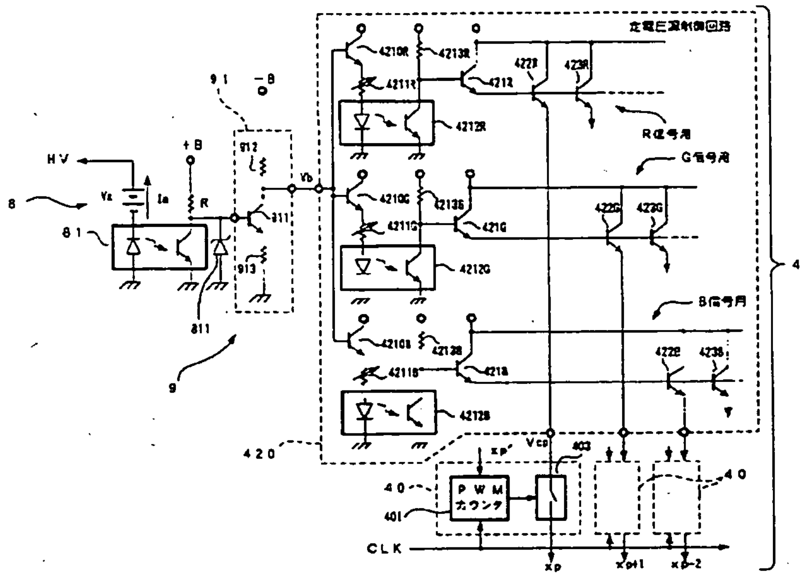
【図9】


(A)
Iac
Ia
0
(B)
Vb
Vb0
0
(C)
Vcp
0
(D)
電力
30%
0
30
100 (%)
入力信号 (APL)

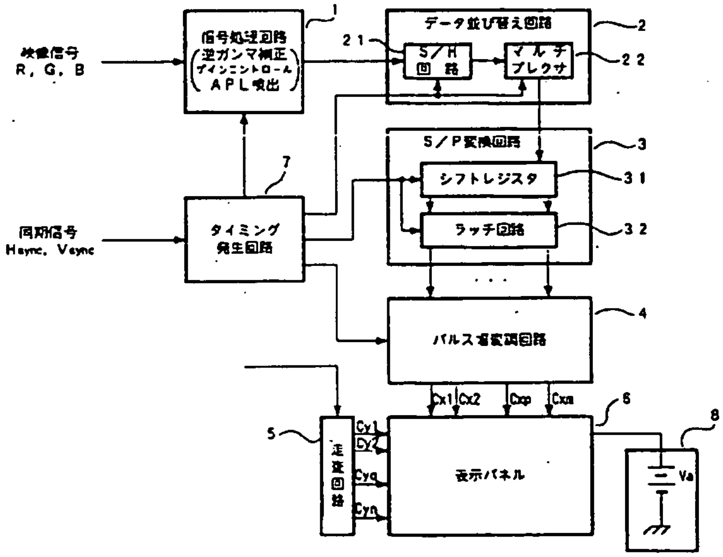
【図17】


1.0
消費電力比率
0.3
0
30
100 (%)
入力信号 (APL)

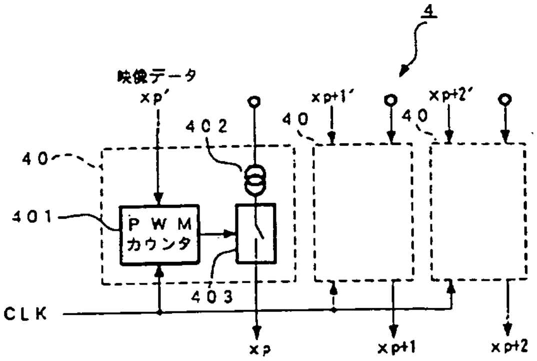
【図8】


定電圧源制御回路
HV
8
81
Va
Ia
+B
R
811
91
−B
912
913
911
9
Vb
4210R
4213R
4211R
421R
4212R
422R
423R
R信号用
G信号用
4210G
4213G
4211G
421G
4212G
422G
423G
B信号用
4210B
4213B
4211B
421B
4212B
422B
423B
4
420
Vcp
xp'
403
40
401
PWM
カウンタ
40
CLK
xp
xp+1
xp+2

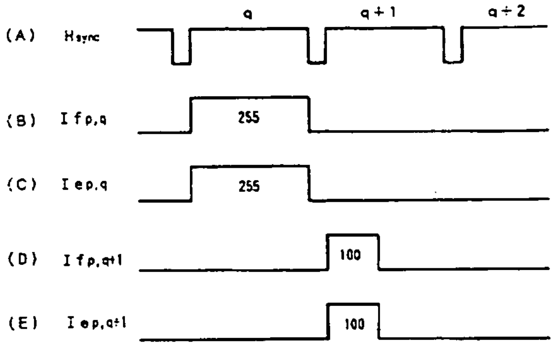
【図12】


映像信号
R, G, B
信号処理回路
逆ガンマ補正
ディンコントロール
APL検出
1
データ並び替え回路
2
21
S/H
回路
マルチ
プレクサ
22
S/P変換回路
3
シフトレジスタ
31
ラッチ回路
32
同期信号
Hsync, Vsync
タイミング
発生回路
7
パルス幅変調回路
4
Cx1
Cx2
Cxp
Cxm
6
8
5
走査回路
Cy1
Cy2
Cyq
Cyn
表示パネル
Va

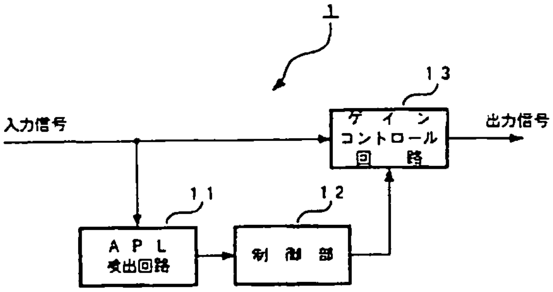
【図１３】



【図１４】



【図１５】



フロントページの続き

(51)Int.Cl.^{7}	識別記号	FI	テーマコード(参考)
H04N 5/68		H04N 5/68	B